

⑫ 公開特許公報(A) 平1-179381

⑬ Int.Cl.⁴ 識別記号 庁内整理番号 ⑭ 公開 平成1年(1989)7月17日
H 01 S 3/103 7377-5F
// G 03 G 15/04 1 1 6 8607-2H
H 04 N 1/04 1 0 4 Z-7037-5C
1/23 1 0 3 Z-6940-5C 審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 半導体レーザの出力制御装置

⑯ 特 願 昭62-336547

⑰ 出 願 昭62(1987)12月29日

⑱ 発 明 者 千 間 俊 孝 東京都大田区中馬込1丁目3番6号 株式会社リコー内
⑲ 発 明 者 今 村 友 厚 東京都大田区中馬込1丁目3番6号 株式会社リコー内
⑲ 発 明 者 島 田 和 之 東京都大田区中馬込1丁目3番6号 株式会社リコー内
⑳ 出 願 人 株 式 会 社 リ コ ー 東京都大田区中馬込1丁目3番6号
㉑ 代 理 人 弁 理 士 星 野 恒 司 外1名

明 細 書

1. 発明の名称 半導体レーザの出力制御装置
2. 特許請求の範囲

半導体レーザの動作電流をデジタルに記憶しておく第1の出力制御回路および第2の出力制御回路と、これら出力制御回路のデジタル値をアナログ値に変換する第1のD/A変換器および第2のD/A変換器と、この両D/A変換器のアナログ値を演算する回路とを具備し、前記第1の出力制御回路と第1のD/A変換器で所望の光出力に接近させ、その後前記第2の出力制御回路と第2のD/A変換器で更に前記所望の光出力とすることを特徴とする半導体レーザの出力制御装置。

3. 発明の詳細な説明

(産業上の技術分野)

本発明は、レーザプリンタ、ファクシミリ、デジタル複写機等のデータ書き込み半導体レーザを用いる場合の出力制御装置に関するものである。

(従来の技術)

従来、半導体レーザの自動出力制御回路では、例えば8ビットのD/A変換器を1個用いて、1/256の分解能を達成していたが、量子化誤差のため半導体レーザの出力変動が大きく、例えば20mA~120mAの範囲で制御するには十分な精度がなかった。また、8ビットを12ビット等にしたD/A変換器を用い、量子化精度を良くした自動出力制御回路があるが、最初の出力セットで過剰に時間を要することがあり、速応性に欠けた。また、ビット数の多い分だけコスト高になり、ちなみに12ビットD/A変換器は8ビットD/A変換器2個分より高価となる。

第4図は従来の半導体レーザの出力制御回路例で、第5図にその出力制御特性を示す。これを簡単に説明すると、半導体レーザ10を駆動するため、半導体レーザ(LD)駆動回路11に一定の駆動信号(図示せず)を印加し、一定強度のレーザ光が射出され、フォトセンサ12で受光される。この受光出力は、レーザ光の強度に比例した電流を出力し、増幅器13で電圧変換され、電圧値V₀として比較器

A変換器28の変化量が小さくしてある。そして、2回目以降のパワーセットで第2のD/A変換器28の出力値はプリセットされ、第1のD/A変換器18はこの出力値の維持された所から制御を開始するようになっている。このD/A変換器18、28の出力状態を第2図に示してある。

まず、第1の基準値信号の発生につき説明する。第1の基準値信号は、光検出装置に必要な発光強度を大まかに実現するのに必要な信号である。

まず、半導体レーザ10を駆動するためのLD駆動回路11に一定の駆動信号(図示されず)が印加される。すると、半導体レーザ10から一定強度のレーザ光が前方および後方へ射出される。

さて、半導体レーザ10から後方へ射出されたレーザ光は、ホトセンサ12に受光される。ホトセンサ12は、受光した光の強度に比例した電流を出力し、この電流は増幅器13により電圧に変換され、比較器14に電圧値 V_s として印加され、基準電圧 V_{ref} と比較される。比較器14の出力電圧は、電圧 V_s と V_{ref} の大小関係に応じてHレベルまた

はLレベルとなり、カウンタ15のカウントモードを制御する。例えば、 $V_s < V_{ref}$ のとき、即ち半導体レーザ10の出力強度が基準値Pに達していないときは、比較器14の出力がHレベルとなり、カウンタ15はアップカウンタとして動作するカウントモード、即ちアップモードとなり、 $V_s > V_{ref}$ のときは逆にダウンカウンタとして動作するカウンタモード、即ちダウンモードとなる。

フリップフロップ16は、スタンバイモードの始めにパワーセット信号 S_1 (第3図(b))によりセットされて出力信号を生じ、カウンタ15のディスエーブル状態(ENがHレベル…第3図(f))を解除すると同時に、カウンタ25をプリセット(ENがLレベル…第3図(g))する。そして、カウンタ15はクロックパルス発生器17からのクロックパルス(第3図(a))を比較器14からの入力に応じてアップまたはダウンカウントする。

カウンタ15のカウント出力は、第1のD/A変換器18にてアナログ信号に変換され、加算器20を介してLD駆動回路11に印加され、駆動信号を変

化させる。これによって、半導体レーザ10の発光強度が変化する。

即ち、カウンタ15の計数値が徐々に増加(または減少)するに伴って、半導体レーザ10からのレーザ光の強度は徐々に増加(または減少)し、比較器14に印加される電圧 V_s は徐々に増加(または減少)する。

電圧 V_s が徐々に変化して V_{ref} との大小関係が反転すると、比較器14の出力もHレベルからLレベル(またはLレベルからHレベル)へと反転する。このとき、エッジ検出回路19が比較器14の出力(第3図(c))の立下り(または立上り)のエッジを検出(第3図(d))して、フリップフロップF/F15をリセットし、カウンタ15をディスエーブル状態(Lレベル…第3図(f))に復帰させる。従って、カウンタ15は上記比較器14の出力反転の際の計数値を保持し、従って、半導体レーザ10の駆動電流の大きさがそのまま保持される。このとき、 V_s と V_{ref} はほぼ同じ値となり、半導体レーザ10の出力強度は、基準電圧 V_{ref} を通じて設定さ

れた基準値Pに大まかに設定される。このように、半導体レーザ10の発光強度が基準値Pに大まかに設定された状態で、カウンタ15から出力されるデジタル信号が第1の基準値信号である。

なお、エッジ検出回路19は、比較器14の出力がHレベルからLレベルへ反転したときのみ、カウンタ15をディスエーブル状態にするように構成してもよい。このようにすると、比較器14の出力レベルがHレベルからLレベルへ反転するときは上記の場合と同じであるが、上記出力レベルがLレベルからHレベルへ反転するときには以下の如くなる。即ち、LレベルからHレベルへ反転すると、カウンタ15はディスエーブル状態が解除されたまま、アップカウンタとして動作することになる。そして、半導体レーザ10の駆動電流は増加し、比較器14の出力がHレベルからLレベルへと反転(第3図(e))すると、エッジ検出回路19がその立下りエッジを検出して、カウンタ15をディスエーブル状態にして、その計数値を保持させるのである。

BEST AVAILABLE COPY

また、カウンタ15は、比較器14の出力がHレベルでダウンカウンタとして作動し、上記出力がLレベルでアップカウンタとして作動するようにし、その計数値と半導体レーザ10の駆動電流が反比例するようにしてもよい。エッジ検出回路19、カウンタ15に関してここで述べたことは、カウンタ25についてもあてはまる。

なお、フリップフロップF/F16がリセットされるとき、カウンタ15がディスエーブル状態に復帰するとともに、カウンタ25のプリセットモードを解除する。

さて、エッジ検出回路19の出力は、前述の如くフリップフロップF/F16をリセットする。フリップフロップF/F16のエッジを検出するエッジ検出回路28(第3図(e))によりフリップフロップF/F26をセットする。これにより、フリップフロップF/F26は出力を生じ、カウンタ25のディスエーブル状態を解除する。従って、半導体レーザ10の発光強度が基準値Pを大まかに実現すると同時に、カウンタ25は、比較器14の出力がLレベ

ルかHレベルかに応じて、クロックパルス発生器17からのクロックパルスをアップもしくはダウンカウントする。

このカウンタ25のカウント出力は、第2のD/A変換器28でアナログ信号にアナログ変換され、加算器20を介してLD駆動回路11に印加される。これにより、カウンタ25の計数値の増減に伴い、半導体レーザ10からのレーザ光の発光強度も増減する。そして、基準電圧 V_{ref} を通じて設定された発光強度の基準値Pが細かく実現されると、その事実が比較器14の出力のレベル反転としてエッジ検出回路19により検出(第3図(d))され、エッジ検出回路19は出力を発してフリップフロップF/F26をリセットする。これにより、カウンタ25はディスエーブル状態に復帰し、その出力は上記基準値Pが細かく実現されたときの出力値を維持する。このときのカウンタ25の出力が、第2の基準値信号である。

上記第1の基準値信号、第2の基準値信号は、パワーセットの行なわれるたびに変動することは

ありうるが、一旦パワーセットが行なわれたものの次のパワーセットまで変化することはない。

本発明は、第2図に示すように、最初のパワーセットで大まかに所望の基準値Pに第1のD/A変換器の出力で制御(P。)し、次いで細かい出力値の制御を第2のD/A変換器の出力で行ない、基準値Pとする。また、2回目以降のパワーセットは、初回で維持された出力値から初回同様に制御され、高精度に半導体レーザの発光強度を駆動するものである。なお、比較器14のダウンモード、エッジ検出回路19、28の検出、D/A変換器18、28、カウンタ15、25の動作は、これまで述べた動作態様と逆の構成としてもよい。

(発明の効果)

以上説明したように、本発明は、安価なD/A変換器2個を使用して2段階に分けて半導体レーザの出力制御をすることにより、制御精度が向上する。

また、精度を向上させるため、D/A変換器のビット数を増加させ高値となるものより、最初の

パワーセットが少ないビット数のD/A変換器により大きく制御できる効果がある。

4. 図面の簡単な説明

第1図は本発明の一実施例の回路構成図、第2図は第1図の第1、第2のD/A変換器18、28の出力状態図、第3図は第1図の動作タイミングチャート、第4図は従来の半導体レーザの出力制御回路を示す図、第5図は第4図の出力状態図である。

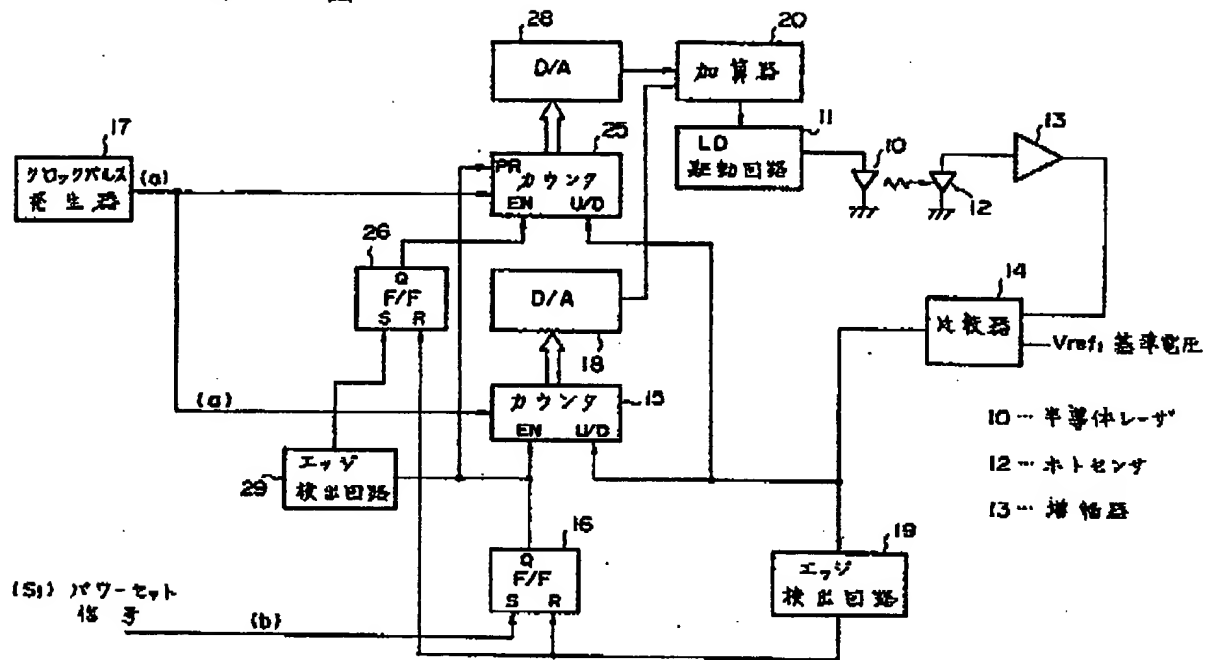
10…半導体レーザ、 11…LD駆動回路、
12…ホトセンサ、 13…増幅器、 14…比較器、 15、25…カウンタ、 16、26…フリップフロップF/F、 17…クロックパルス発生回路、 18、28…第1、第2のD/A変換器、 19、29…エッジ検出回路、 20…加算回路。

特許出願人 株式会社 リ コ ー

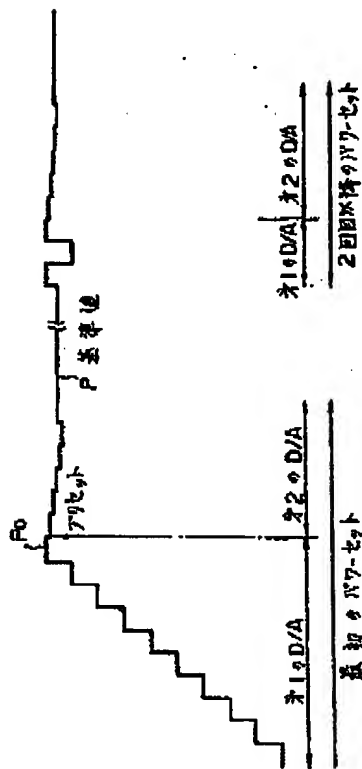
代理人 星 野 恒 司

岩 上 昇 一

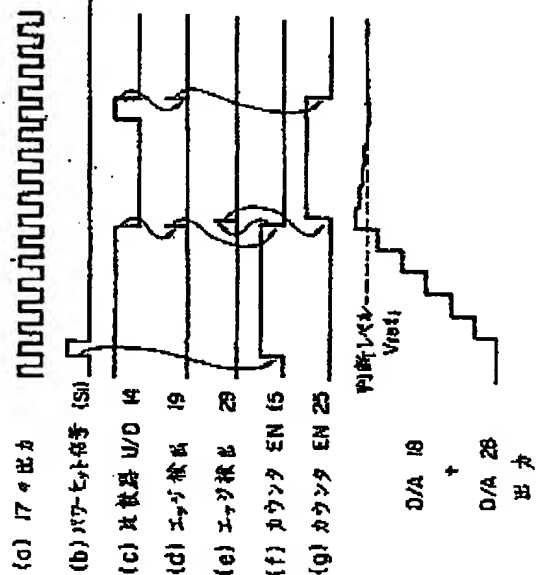
第 1 図



第 2 図

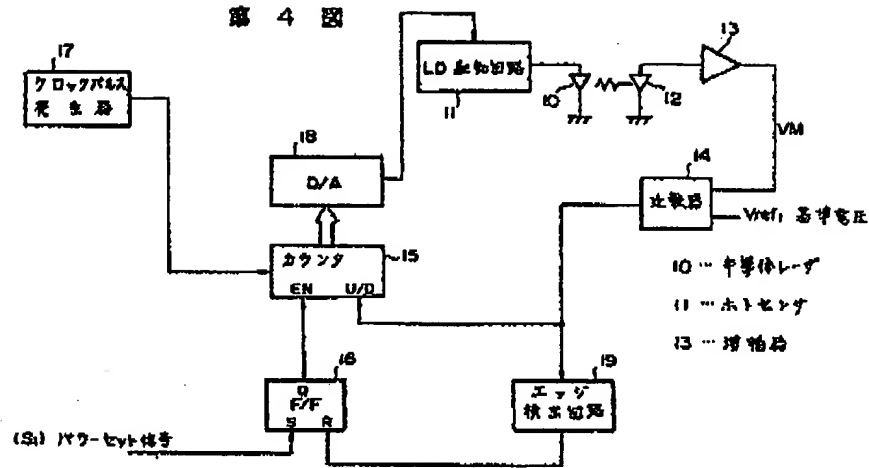


第 3 図

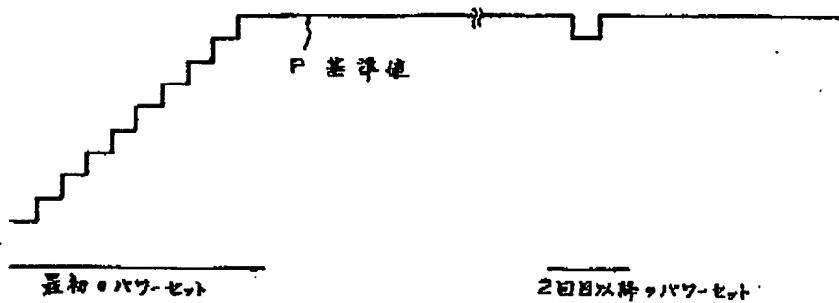


BEST AVAILABLE COPY

第 4 圖



第 5 图



【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第7部門第2区分
【発行日】平成8年(1996)2月16日

【公開番号】特開平1-179381
【公開日】平成1年(1989)7月17日
【年通号数】公開特許公報1-1794
【出願番号】特願昭62-336547
【国際特許分類第6版】

H01S 3/096 7630-4M

B41J 2/44

【FI】

B41J 3/00 D 8403-2C

BEST AVAILABLE COPY

予 知 報 告 書 (特許)

平成 8 年 12 月 19 日

特許庁長官 西 島 孝 臣

1. 事件の表示 特願昭62-336547号
2. 発明の名称 半導体レーザの出力制御装置
3. 補正をする者
事件との関係 特許出願人
住 所 東京都中央区新富1丁目3番9号
名 称 (074) 株式会社パナソニック
代 表 者 関 田 康
4. 代 理 人
住 所 東京都北区赤羽西1丁目3番8号 東野ビル5階
名 称 (0306) 弁護士 関 田 元 敏
電 話 03-5898-7171

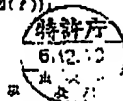
5. 補正により増20する特許の数 0
6. 補正の対象 特許の発明の記載の図面および図説
7. 補正の内容

(1) 特許第8頁第20行目の「ここで、図1のD/A変換器18」と「第2図は第1図の第1、第2のD/A変換器18、28の出力状態図を概し、第1のD/A変換器18」と訂正する。

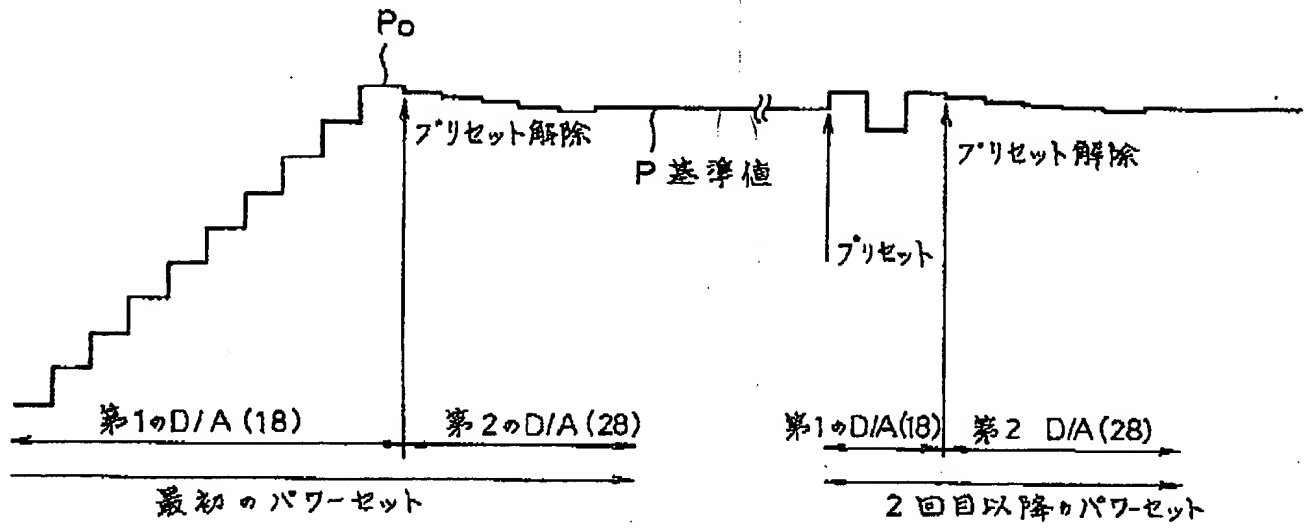
(2) 同第7頁第5行目ないし第8行目の「このD/A変換器18、28の出力状態を第2図に示してある。」を削除する。

(3) 同第8頁第12行目の「エーブル状態ENがHレベル-第3図(f)」を「エーブル状態ENがLレベル-第3図(f)」と訂正する。

(4) 同第の第2図を別紙の通り訂正する。



第 2 図



REST AVAILABLE COPY